

Plataforma de diagnóstico para fuentes de poder de equipos CPE, GIBGO SAS

Cristian Leonardo Cubillos Gómez

Asesor

Jairo Luis Gutiérrez Torres

Universidad Nacional Abierta y a Distancia-UNAD

Escuela de ciencias, básicas, Tecnología e Ingeniería ECBTI

Ingeniería de electrónica

2025

Dedicatoria

A mis padres y hermanos, y a mi prima, quien ha sido como una segunda madre, por su apoyo e inspiración; gracias por motivarme a mantener la constancia que hizo posible culminar con éxito mi carrera.

Cristian Leonardo Cubillos Gómez

Agradecimientos

A la Universidad Nacional Abierta y a Distancia (UNAD), por su acompañamiento académico y los recursos que hicieron posible la realización de esta opción de grado. A la empresa GIBGO, por abrir sus puertas y permitir aplicar y ampliar mis conocimientos en un entorno real. De manera especial, al ingeniero Gustavo García Plazas, fundador de GIBGO, por su confianza, orientación y valiosos aportes técnicos que guiaron el desarrollo de este proyecto.

Cristian Leonardo Cubillos Gómez

Resumen

Las fuentes de poder externas utilizadas en equipos terminales de cliente (CPE) como módems y routers representan un punto crítico en la cadena de servicio, dada su alta tasa de fallas por rizado, caídas de tensión, sobrecalentamiento y deterioro físico. A pesar de su importancia, no existen actualmente en Colombia plataformas estandarizadas que permitan diagnosticar su estado funcional de forma objetiva y replicable, lo que afecta la confiabilidad en procesos de reacondicionamiento y redistribución.

Este proyecto se desarrolla como caso de uso dentro de los servicios técnicos ofrecidos por Gibgo SAS a empresas del sector de remanufactura como Woden, Logytech y ANOVO. Su objetivo es diseñar e implementar un prototipo de banco de pruebas que evalúe parámetros eléctricos clave —tensión, corriente, rizado y temperatura— en fuentes de 12 V, y emita un veredicto técnico de aptitud. La solución integra carga variable con MOSFET, sensado con operacionales y microcontrolador ESP32, junto con una interfaz local de visualización.

Se adopta una metodología mixta, con enfoque cuantitativo–experimental y soporte cualitativo para validación operativa, estructurada en cinco fases: análisis técnico, definición de requisitos, diseño, implementación y validación. El prototipo permitió clasificar fuentes reales con base en criterios definidos y registrar los resultados digitalmente. Se concluye que el sistema aporta una herramienta práctica, escalable y trazable para fortalecer el diagnóstico de fuentes de poder en entornos técnicos.

Palabras clave: Diagnóstico, Fuentes De Poder, CPE, Banco De Pruebas, Remanufactura, Rizado, Veredicto Técnico.

Abstrac

External power supplies used in customer premises equipment (CPE) such as modems and routers represent a critical component due to their high failure rate caused by ripple, voltage drop, overheating, and physical damage. Despite their importance, there is currently no standardized diagnostic platform in Colombia that enables objective and replicable assessment of these components' functional state, impacting refurbishment and redistribution processes.

This project is framed as a use case within the diagnostic services provided by Gibgo SAS to companies such as Woden, Logytech, and ANOVO. Its objective is to design and implement a test bench prototype capable of evaluating key electrical parameters —voltage, current, ripple, and temperature— in 12 V power supplies and issuing a technical aptitude verdict. The solution integrates a MOSFET-based variable load, signal conditioning with operational amplifiers, and an ESP32 microcontroller, with local display for measurements.

A mixed-method approach was adopted, combining quantitative experimental validation with qualitative operational feedback, structured in five phases: problem analysis, requirement definition, system design, implementation, and testing. The prototype successfully classified real units according to defined thresholds and generated digital records. The system offers a scalable and traceable tool for improving power supply diagnostics in technical environments.

Keywords: Diagnostics, Power Supply, CPE, Test Bench, Refurbishment, Ripple, Technical Validation.

Tabla de Contenido

Introducción	11
Planteamiento del Problema	13
Formulación del Problema	13
Pregunta Problema	14
Definiciones.....	15
Justificación.....	18
Objetivos	20
Objetivo General	20
Marco Teórico	22
Conceptualización de Equipos CPE y sus Accesorios.....	22
Fundamentos de Fuentes Conmutadas (SMPS)	25
<i>Parámetros Críticos de Desempeño en SMPS.....</i>	<i>25</i>
<i>Topologías y Modos de Operación/Falla.</i>	<i>26</i>
Parámetros de Calidad Eléctrica para el Diagnóstico	26
Carga Electrónica de Corriente Constante con MOSFET.....	28
ESP32.....	29
<i>SoC</i>	<i>29</i>
<i>Alcance y Pertinencia</i>	<i>29</i>

<i>Arquitectura y Principio de Funcionamiento</i>	29
<i>Subsistema Analógico Aplicado al Prototipo</i>	30
Matriz de GPIO e Interacción con Multiplexores	31
Metodología	32
Enfoque Metodológico	32
Tipo de Investigación	32
Diseño Metodológico por Fases	32
Técnicas e Instrumentos de Recolección de Datos	33
Procedimiento Experimental	34
Análisis de Datos	34
Consideraciones Éticas	35
Limitaciones del Estudio	35
Resultados	37
Resultado Objetivo Específico 1 Analizar	37
<i>Justificación del Análisis</i>	37
<i>Benchmark Técnico (LATAM)</i>	37
<i>Análisis Cuantitativo de Fallas en Remanufactura (Caso Woden SAS)</i>	38
<i>Requisitos Técnicos del Sistema de Diagnóstico</i>	39
<i>Casos de Uso Definidos</i>	40
Resultado Objetivo Específico 2 Diseñar	41

<i>Arquitectura del Prototipo de Diagnóstico</i>	41
<i>Esquema Eléctrico</i>	43
<i>Tarjeta de Sensores (1:5)</i>	45
<i>Etapa de Multiplexado</i>	45
<i>Etapa de Control (Main Board)</i>	45
Resultado Objetivo Específico 3 Prototipar	52
<i>Calibración de Voltaje de Sensado</i>	52
<i>Prueba Inicial en Protoboard</i>	53
<i>Integración en Hardware Final</i>	54
<i>Medición del Voltaje en Compuerta del MOSFET</i>	55
<i>Prueba de Corriente Distribuida por Canal</i>	56
<i>Programación y Configuración Funcional</i>	58
Resultado Objetivo Específico 4 Validar	60
Resultado Objetivo Específico 4 Documentar.	63
<i>Oportunidades de Mejora Identificadas</i>	64
Conclusiones	66
Recomendaciones	68
Referencias Bibliográficas	70

Listado de Tablas

Tabla 1 <i>Fases de la Metodología</i>	33
Tabla 2 <i>Distribución de Fallas en Lote de 10.000 Fuentes de Poder Remanufacturadas (Woden, 2025)</i>	39
Tabla 3 <i>Casos de Uso Definidos Plataforma de Diagnóstico Fuentes de Poder CPE</i>	40

Listado de Figuras

Figura 1 <i>Esquema de Red Doméstica y Posición del CPE/Home Gateway</i>	22
Figura 2 <i>Ejemplo de CPE: Módem de Cable DOCSIS</i>	23
Figura 3 <i>Adaptador AC-DC “de Pared” (Wall-Wart) con Conector Barril DC</i>	24
Figura 4 <i>Diagrama de Bloques Funcional del Sistema de Diagnóstico de Fuentes CPE</i>	43
Figura 5 <i>Diseño Parcial del Sistema – Tarjeta de Sensores, Multiplexado y Control</i>	44
Figura 6 <i>Esquema Eléctrico Completo del Sistema de Diagnóstico</i>	46
Figura 7 <i>Simulación con Puntos de Testeo en Proteus</i>	48
Figura 8 <i>Diseño de Pistas PCB de la Tarjeta Principal en Proteus</i>	50
Figura 9 <i>Diseño de Pistas PCB para la Tarjeta de Canales de Prueba</i>	51
Figura 10 <i>Calibración de Voltaje de Sensado con Multímetro y Ajuste de Trimmer</i>	53
Figura 11 <i>Ensamble Inicial del Sistema en Protoboard para Prueba Funcional</i>	54
Figura 12 <i>Ensamble Final de Canales de Prueba con Disipadores</i>	55
Figura 13 <i>Medición del Voltaje en Compuerta del MOSFET para Validar Activación Lineal</i>	56
Figura 14 <i>Prueba de Corriente con Fuente de 1.5 A</i>	57
Figura 15 <i>Prueba Cruzada de Carga Máxima con Doble Multímetro</i>	58
Figura 16 <i>Captura del Código de Calibración de Parámetros de Fábrica</i>	59
Figura 17 <i>Captura de Bloque de Control de Carga y Lectura de Sensores</i>	60
Figura 18 <i>Lectura Serial de Variables de Medición en el Sistema BPFDC</i>	61
Figura 19 <i>Montaje Físico del Sistema BPFDC con un Canal Funcional Activo</i>	62

Introducción

En el sector de las telecomunicaciones, los equipos terminales de cliente (CPE), como módems y decodificadores, dependen de fuentes de alimentación externas para su correcto funcionamiento. Estos adaptadores, aunque discretos, cumplen una función crítica, ya que cualquier falla en su desempeño puede generar interrupciones en el servicio, pérdidas económicas y reprocesos operativos para los actores de la cadena de valor.

Actualmente, en procesos de reacondicionamiento y remanufactura, es común que los dispositivos principales sean evaluados bajo protocolos de calidad, pero sus accesorios — especialmente las fuentes de poder— no siempre son sometidos al mismo rigor técnico. Esta brecha en el diagnóstico genera riesgos: unidades defectuosas pueden ser reincorporadas al mercado, incrementando la tasa de devoluciones y afectando la percepción de calidad del usuario final.

En este contexto, la empresa Gibgo SAS desempeña un rol estratégico al brindar servicios especializados de diagnóstico técnico para dispositivos CPE, incluidos sus accesorios. Su labor permite apoyar a compañías del sector de remanufactura como Woden, Logytech y ANOVO, asegurando que los equipos reacondicionados cumplan con parámetros eléctricos clave antes de reinsertarse en la cadena de uso. A pesar de este enfoque, aún no se cuenta con una plataforma específica que permita evaluar las fuentes de poder de forma automatizada y replicable.

Este proyecto de grado surge como un caso de uso concreto para ampliar las capacidades técnicas de diagnóstico ofrecidas por Gibgo SAS. Su objetivo es diseñar e implementar un banco de pruebas funcional para fuentes de poder de 12 V, capaz de medir parámetros como tensión, corriente, rizado y temperatura, y generar criterios objetivos de aceptación. El sistema busca

ofrecer una herramienta práctica, eficiente y adaptable, que permita clasificar las fuentes como aptas o no aptas, según su comportamiento eléctrico bajo carga.

El desarrollo de esta solución se estructura metodológicamente en cinco fases: análisis del problema, definición de requisitos, diseño del sistema, implementación del prototipo y validación experimental. De esta forma, se espera aportar a la trazabilidad, confiabilidad y eficiencia en los procesos de diagnóstico técnico, complementando las plataformas existentes y generando valor agregado para las empresas aliadas del ecosistema de remanufactura.

Planteamiento del Problema

Formulación del Problema

En la industria de telecomunicaciones, los equipos terminales de cliente (CPE), como módems y decodificadores, dependen de fuentes de poder confiables para su correcto funcionamiento. Cuando estas fallan, se generan interrupciones de servicio, mayores costos de reemplazo y pérdida de calidad percibida por el usuario. Las fallas más frecuentes en fuentes conmutadas provienen de sobrecargas, transitorios, degradación de capacitores y condiciones ambientales adversas, lo que subraya la importancia de contar con diagnósticos eléctricos objetivos. (Sharma et al., 2017).

La medición de parámetros como tensión de salida, corriente, rizado y regulación bajo carga permite anticipar fallas y extender la vida útil de dispositivos electrónicos. Sin embargo, en Colombia y América Latina, a pesar de avances normativos en gestión de RAEE como la Ley 1672 de 2013 y la Resolución 851 de 2022, aún no existen protocolos técnicos estandarizados para diagnosticar accesorios como las fuentes de CPE. (Diversi et al., 2024; Ministerio de Ambiente y Desarrollo Sostenible, 2022).

En el ámbito de la remanufactura y reacondicionamiento, empresas como ANOVO Colombia, Woden y Logytech Mobile han demostrado la relevancia de aplicar protocolos de prueba para garantizar la calidad de los equipos reacondicionados. Sin embargo, sus metodologías no incluyen un estándar replicable específicamente para las fuentes de poder, lo que genera el riesgo de reincorporar al mercado unidades defectuosas, con el consecuente aumento de devoluciones y pérdida de confianza en los equipos remanufacturados. (Anovo, 2025; Woden, 2025; Logytech Mobile, 2024).

En el anteproyecto de pasantía presentado a la UNAD, se estableció como línea de trabajo la investigación de casos de uso de plataformas de diagnóstico. Bajo este enfoque, el presente proyecto se configura como un caso de uso concreto, orientado a extender el alcance de las pruebas que actualmente realiza Gibgo SAS sobre los CPE hacia sus accesorios, en este caso las fuentes de poder. Esto permite no solo reforzar la capacidad diagnóstica de la empresa, sino también generar un aporte directo a la confiabilidad de los procesos de remanufactura.

De esta manera, se identifica un vacío técnico: no existe aún una plataforma unificada y automatizada que evalúe el estado de las fuentes de poder de CPE bajo parámetros eléctricos definidos y que complemente las plataformas de diagnóstico ya implementadas en la empresa. El presente trabajo se centrará en el diseño e implementación de un prototipo de medición funcional, dejando como línea futura el desarrollo de interfaces digitales y módulos de trazabilidad que fortalezcan aún más la solución.

Pregunta Problema

¿Cómo desarrollar un prototipo de plataforma de diagnóstico que, mediante mediciones objetivas de voltaje, corriente, regulación y rizado, determine el estado funcional de las fuentes de poder de CPE, configurándose como un caso de uso complementario dentro de las plataformas de diagnóstico que ya implementa **Gibgo SAS** para sus procesos de remanufactura?

Definiciones

Cpe (Equipo Terminal De Cliente): Dispositivo instalado en las instalaciones del usuario (p. ej., módems, decodificadores) que requiere una fuente AC-DC confiable para operar. (Diversi et al., 2024).

Fuente Conmutada (Smpps): Conversor de potencia que regula tensión/corriente mediante conmutación a alta frecuencia, logrando alta eficiencia y tamaño reducido. (Sharma, Kiran & Nandihalli, 2017).

Interrupción De Servicio: Pérdida temporal de conectividad o funcionalidades del CPE por falla de la fuente de poder, con impacto directo en satisfacción del usuario. (Diversi et al., 2024).

Costo De Reemplazo: Gasto adicional por cambiar fuentes defectuosas sin diagnóstico certero, que incrementa devoluciones y retrabajos. (Diversi et al., 2024).

Sobrecarga: Condición en la que la fuente demanda más corriente de la prevista, acelerando envejecimiento y fallas. (Sharma et al., 2017).

Transitorios Eléctricos: Picos o caídas rápidas de tensión/corriente que estresan componentes y degradan el desempeño de la fuente. (Sharma et al., 2017).

Degradación De Capacitores: Pérdida de capacitancia y aumento de ESR por envejecimiento térmico/eléctrico, elevando el rizado y la inestabilidad. (Sharma et al., 2017).

Condiciones Ambientales Adversas: Temperatura, humedad y polvo que aceleran fallas de las fuentes de poder en operación real. (Sharma et al., 2017).

Diagnóstico Eléctrico Objetivo: Evaluación cuantitativa basada en tensión, corriente, rizado y regulación bajo carga, con umbrales definidos y veredicto técnico. (Diversi et al., 2024).

Tensión De Salida (V): Valor DC que debe mantenerse dentro de tolerancia respecto al nominal del CPE. (Diversi et al., 2024).

Corriente De Carga (I): Demanda del CPE bajo condiciones controladas; se usa para verificar regulación y capacidad real de suministro. (Diversi et al., 2024).

Rizado (Ripple): Componente AC residual sobre la salida DC; indicador temprano de degradación (capacitancia/ESR). (Diversi et al., 2024).

Regulación Bajo Carga: Variación de la tensión de salida al cambiar la corriente; refleja robustez de lazo de control de la fuente. (Diversi et al., 2024).

Vida Útil / Mantenimiento Predictivo: Extensión de servicio posible al anticipar fallas mediante métricas de V, I, rizado y regulación. (Diversi et al., 2024).

RAEE: Residuos de Aparatos Eléctricos y Electrónicos; requieren gestión diferenciada para reducir impacto ambiental. (Ministerio de Ambiente y Desarrollo Sostenible, 2022).

Ley 1672 De 2013 (Colombia): Marco para la gestión integral de RAEE en el país, con responsabilidades de productores/gestores. (Ministerio de Ambiente y Desarrollo Sostenible, 2022).

Resolución 851 De 2022 (MADS): Reglamenta instrumentos y obligaciones para la gestión de RAEE, metas y trazabilidad. (Ministerio de Ambiente y Desarrollo Sostenible, 2022).

Remanufactura: Proceso industrial de restaurar un producto a condiciones de desempeño equivalentes a nuevo, con control y pruebas. (ANOVO, 2025; Woden, 2025; Logytech Mobile, 2024).

Reacondicionamiento: Restauración funcional y estética sin alcanzar especificaciones “como nuevo”, usual en posventa CPE. (ANOVO, 2025; Woden, 2025; Logytech Mobile, 2024).

Protocolo De Pruebas: Conjunto de pasos, instrumentos y umbrales para decidir Apta/No apta de una fuente de poder. (Diversi et al., 2024).

Plataforma De Diagnóstico: Sistema que integra hardware/firmware/software para ejecutar pruebas repetibles y registrar resultados. (Diversi et al., 2024).

Vacío Técnico Identificado: Ausencia de un protocolo estandarizado y replicable para diagnosticar fuentes de CPE en LATAM, pese a avances RAEE. (Ministerio de Ambiente y Desarrollo Sostenible, 2022).

Caso De Uso (UNAD): Línea de trabajo orientada a prototipar una plataforma aplicable a CPE y sus accesorios, validada en entorno real. (UNAD, 2025).

BPFDC (Banco De Pruebas): Prototipo que aplica carga variable con MOSFET y mide V, I, rizado y temperatura con microcontrolador, LCD y GUI. (Proyecto BPFDC, 2025).

Justificación

El desarrollo de una plataforma de diagnóstico para fuentes de poder de equipos CPE representa un aporte significativo tanto a nivel técnico como empresarial y académico. En primer lugar, desde el ámbito técnico, la propuesta busca responder a una problemática recurrente: la dificultad para identificar de manera objetiva las fallas en fuentes conmutadas utilizadas en módems y decodificadores. Estas fuentes, al ser accesorios críticos, suelen presentar degradaciones por sobrecargas, rizado excesivo o fallas en la regulación de voltaje, lo que afecta directamente el desempeño del equipo asociado. El diseño de un prototipo de diagnóstico permitirá establecer criterios cuantificables y replicables de voltaje, corriente, rizado y regulación, que reduzcan la incertidumbre en la evaluación de estos dispositivos. (Sharma et al., 2017).

En segundo lugar, en el ámbito empresarial, el proyecto fortalece las capacidades de Gibgo SAS en su línea de soluciones de diagnóstico, ampliando su portafolio hacia los accesorios y no únicamente hacia los equipos principales. Tal como se estableció en el anteproyecto de pasantía, una de las metas consiste en realizar investigación aplicada sobre casos de uso de plataformas de diagnóstico; en este sentido, el presente trabajo constituye un caso de uso específico, orientado a extender las pruebas que actualmente se realizan sobre los CPE hacia sus fuentes de poder. De esta manera, el alcance de las plataformas de diagnóstico que ya utiliza la empresa se amplía hacia los accesorios, fortaleciendo la trazabilidad y confiabilidad de los procesos. Empresas de remanufactura como ANOVO Colombia, Woden y Logytech Mobile han demostrado la relevancia de protocolos estandarizados para garantizar la calidad de equipos reacondicionados, lo cual respalda la pertinencia de este caso de uso en Gibgo SAS. (Anovo, 2025; Woden, 2025; Logytech Mobile, 2024).

Desde el punto de vista académico, el proyecto integra conocimientos de electrónica de potencia, instrumentación y telecomunicaciones, aplicados a un entorno real de remanufactura. Esto brinda al estudiante la oportunidad de aplicar conceptos teóricos en un prototipo funcional, fortaleciendo competencias de diseño, implementación y validación experimental, en concordancia con los objetivos del programa de Ingeniería Electrónica de la UNAD.

En el plano social y ambiental, la propuesta se alinea con la Política Nacional para la gestión integral de RAEE, al contribuir a extender la vida útil de los equipos y sus accesorios mediante procesos de remanufactura más confiables. De esta forma, se promueve la reducción de residuos electrónicos y se fomenta la economía circular, generando beneficios ambientales y sociales al disminuir la disposición inadecuada de fuentes defectuosas, en coherencia con la Ley 1672 de 2013 y la Resolución 851 de 2022 (Ministerio de Ambiente y Desarrollo Sostenible, 2022).

Finalmente, a nivel personal y formativo, este proyecto constituye una oportunidad para consolidar competencias en investigación aplicada y diseño de sistemas electrónicos, integrando la teoría académica con la práctica profesional. Al entregar un prototipo de diagnóstico validado, se deja a Gibgo SAS un insumo real que puede evolucionar hacia soluciones más completas en fases futuras, como la implementación de interfaces digitales y módulos de trazabilidad.

En síntesis, la justificación del presente trabajo se sustenta en su relevancia técnica, empresarial, académica y social, al responder a una necesidad real de la industria de telecomunicaciones y al representar un caso de uso innovador en plataformas de diagnóstico, que amplía su alcance desde los equipos principales hacia los accesorios electrónicos.

Objetivos

Objetivo General

Desarrollar un prototipo de plataforma de diagnóstico que permita medir de manera objetiva los parámetros eléctricos fundamentales —voltaje, corriente, regulación y rizado— de las fuentes de poder utilizadas en equipos CPE, configurándose como un caso de uso complementario dentro de las plataformas de diagnóstico que ya implementa **Gibgo SAS**, con el fin de fortalecer los procesos de remanufactura y reacondicionamiento de accesorios electrónicos.

Objetivos Específicos

Analizar los requisitos técnicos de diagnóstico y definir los casos de uso aplicables a las fuentes de poder de equipos CPE, considerando parámetros eléctricos clave y necesidades de empresas de remanufactura.

Diseñar la arquitectura del prototipo de plataforma de diagnóstico, integrando sensores de voltaje y corriente, criterios de medición de rizado y regulación, y la definición de protocolos de prueba como caso de uso complementario a las plataformas existentes en Gibgo SAS.

Implementar el prototipo funcional de medición, integrando los componentes electrónicos seleccionados, y realizar pruebas funcionales iniciales que permitan validar el cumplimiento de los criterios establecidos.

Validar experimentalmente el prototipo, mediante la ejecución de pruebas con fuentes de poder de CPE, registrando los resultados obtenidos y evaluando el cumplimiento de al menos el 90 % del caso de uso definido.

Documentar el prototipo técnico final, incluyendo el manual de uso y las recomendaciones para la continuidad del proyecto, sugiriendo a Gibgo SAS la integración futura de módulos de interfaz digital y trazabilidad de datos.

Marco Teórico

Conceptualización de Equipos CPE y sus Accesorios

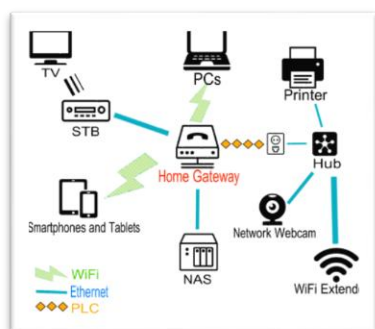
Los equipos terminales de cliente (Customer Premises Equipment, CPE) son los dispositivos situados en las instalaciones del abonado que interconectan al usuario con la red del operador dentro de la arquitectura de acceso (UIT-T, 2006).

En la práctica profesional, guías técnicas de fabricantes como Cisco emplean el término CPE para englobar módems, enrutadores, pasarelas residenciales y decodificadores, subrayando su papel como punto de terminación en las instalaciones del cliente (Cisco, s. f.).

En consecuencia, el CPE es el punto crítico de interacción entre red y usuario: su desempeño impacta directamente la calidad percibida del servicio. Véase la Figura 1, que contextualiza la posición del CPE dentro de una red doméstica típica y refuerza la definición regulatoria e industrial del concepto. (UIT-T, 2006; Cisco, s. f.).

Figura 1

Esquema de Red Doméstica y Posición del CPE/Home Gateway

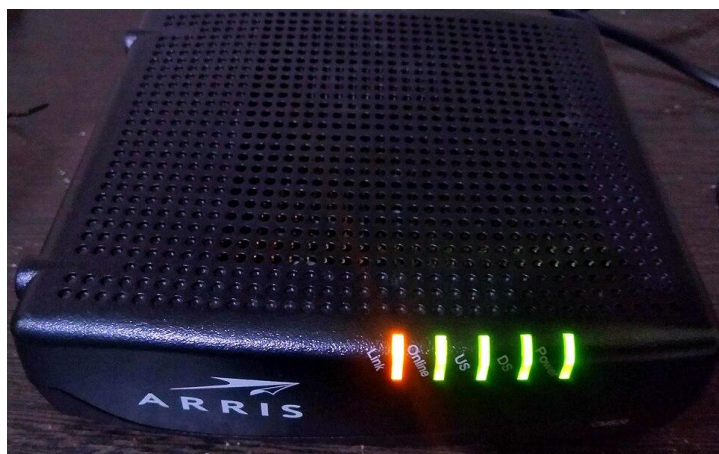


Nota. Esquema de red doméstica y conexión de CPE. Tomado de. *Home gateway example*, por Norrellstrange. (2015). https://commons.wikimedia.org/wiki/File:Home_gateway_example.png

Para anclar el concepto en un caso tangible, se presenta un ejemplo de CPE ampliamente difundido en acceso por cable: un módem DOCSIS. Esta clase de equipos materializa el rol del CPE como interfaz entre la red del operador y la red local del usuario, integrando funciones de sincronización, provisión de servicios y control de QoS. Véase la Figura 2 para un ejemplo visual de este tipo de dispositivo. (Descripción general del equipo y su función basada en la taxonomía anterior).

Figura 2

Ejemplo de CPE: Módem de Cable DOCSIS.



Nota. Visual de equipo modem DOCSIS. Tomado de ARRIS CM820B DOCSIS Cable Modem Wikimedia Commons, por VulcanSphere. (2019).

https://commons.wikimedia.org/wiki/File:ARRIS_CM820B_DOCSIS_Cable_Modem.jpg

El correcto funcionamiento del CPE depende en gran medida de sus accesorios electrónicos críticos, especialmente la fuente de poder externa (adaptador AC-DC conmutado “de pared”, con conector barril DC). Estas fuentes deben garantizar niveles adecuados de

tensión, corriente, regulación y rizado, ya que desviaciones en estos parámetros se traducen en inestabilidad de la carga (Pressman, Billings, & Morey, 2009).

Fallos frecuentes observados en equipos de usuario final se explican por degradación de capacitores, incremento del rizado y pérdida de regulación bajo carga, lo que provoca interrupciones del servicio y sustituciones innecesarias del equipo cuando el origen real es la fuente de alimentación (Rodríguez Molina, 2018).

Véase la Figura 3, que ilustra el tipo de adaptador AC-DC “de pared” con barril DC usado comúnmente para alimentar CPE.

Figura 3

Adaptador AC-DC “de Pared” (Wall-Wart) con Conector Barril DC.



Nota. Visual de fuente de poder. Tomado de A “wall wart” AC adapter Wikimedia Commons, por Evan-Amos. (2011). <https://commons.wikimedia.org/wiki/File:Wall-Wart-AC-Adapter.jpg>

En contextos de remanufactura y reacondicionamiento, la confiabilidad de dichos accesorios es determinante para extender la vida útil del CPE y reducir devoluciones. La cadena de posventa incorpora procesos de reparación, logística inversa y pruebas, lo que refuerza la necesidad de protocolos de diagnóstico reproducibles también para accesorios como las fuentes (ANOVO, s. f.; Woden, s. f.).

En este marco, el proyecto se formula como un caso de uso que extiende las plataformas de diagnóstico tradicionalmente centradas en equipos hacia las fuentes de CPE, con el objetivo de fundamentar decisiones apta/no apta a partir de mediciones objetivas.

Fundamentos de Fuentes Conmutadas (SMPS)

Los convertidores de potencia tipo fuentes de alimentación conmutadas (SMPS) se han vuelto dominantes en aplicaciones donde se requiere alta eficiencia, tamaño reducido y capacidad de respuesta ante variaciones de carga o tensión de entrada. Estos dispositivos usan transistores de potencia que trabajan en modos de conmutación (corte-saturación), junto con elementos reactivos (inductores, transformadores, capacitores) que permiten filtrar, aislar y convertir eficientemente la energía eléctrica (Hart, s. f.).

Los SMPS operan basados en topologías que varían según la necesidad de aislamiento eléctrico, potencia y tensión de salida, entre otros criterios. Entre las más comunes están buck, boost, flyback y forward. Cada topología tiene ventajas y desventajas; por ejemplo, flyback es útil para bajas o medias potencias con aislamiento, mientras que buck y boost funcionan bien en aplicaciones sin aislamiento o con requisitos de alta eficiencia. Estas topologías también determinan el comportamiento ante cambios de carga o de tensión de entrada, lo que influye en parámetros como regulación, rizado, eficiencia y respuesta transitoria (Hart, s. f.).

Parámetros Críticos de Desempeño en SMPS

Los parámetros que deben medirse para caracterizar una SMPS incluyen:

Regulación de línea y regulación de carga: la capacidad de mantener la tensión de salida estable ante variaciones del voltaje de entrada (regulación de línea) o cambios en la demanda de corriente de la carga (regulación de carga) (NI, 2024).

Factor de regulación (o factor de variación), resistencia de salida, estabilidad térmica y de largo plazo, que definen cómo varían V_o frente a perturbaciones externas.

Rizado (ripple): componente alterno residual sobre la salida DC, cuya magnitud depende del diseño del filtro, del loop de retorno de masa, de la frecuencia de conmutación y de la ESR de los capacitores.

Topologías y Modos de Operación/Falla.

Las topologías con transformadores (flyback, forward) proveen aislamiento y mayor versatilidad, pero tienen mayor complejidad y pérdidas adicionales.

Las topologías sin aislamiento (buck, boost) son más simples y eficientes para ciertos rangos, pero con limitaciones de seguridad si no se aplican protecciones.

Los modos de falla comunes incluyen fallas por sobrecorriente, sobretensión, degradación de los capacitores de filtro, fallo de diodos rápidos o de MOSFETs, y pérdida de regulación ante variaciones de entrada o carga.

Parámetros de Calidad Eléctrica para el Diagnóstico

Para emitir un dictamen apta/no apta de las fuentes de poder de CPE, el banco de pruebas debe caracterizar, como mínimo, los siguientes indicadores: tensión de salida (V_{out}) y corriente (I_{out}) en vacío y bajo carga, regulación de línea y de carga, rizado (ripple) y respuesta transitoria ante escalones de carga. Estos parámetros capturan el desempeño real de la fuente y se corresponden con la práctica recomendada en electrónica de potencia y en guías universitarias en español (Hart, 2011; UNLP, s. f.; Rashid, 2015).

Tensión y corriente (en vacío y bajo carga). La verificación de V_{out} e I_{out} en condiciones de reposo y en perfiles de carga escalonados (por ejemplo, 25–50–75–100 %) permite identificar desviaciones de consigna, hundimientos por limitación de corriente y comportamientos térmicos

que no se evidencian en pruebas estáticas. Esta aproximación es consistente con la caracterización de convertidores conmutados en textos de referencia (Hart, 2011; Rashid, 2015).

Regulación de línea y de carga. La regulación de línea mide la variación de V_{out} frente a cambios de la tensión de entrada, mientras que la regulación de carga cuantifica la variación de V_{out} cuando cambia la corriente demandada. Son métricas estándar para juzgar la estabilidad de la fuente y se presentan formalmente (con definición y ejemplos de cálculo) en los apuntes de Fuentes CC reguladas de la Facultad de Ingeniería de la UNLP (UNLP, s. f.).

Rizado de salida (ripple). El rizado es la componente AC residual superpuesta a la salida DC debida a la conmutación y al filtrado. Su magnitud depende del diseño del filtro de salida, la ESR de los capacitores y la frecuencia de conmutación. Para medirlo sin sesgos, se recomienda usar osciloscopio con conexión de masa corta y punto de prueba cercano al condensador de salida; esta metodología se documenta con detalle en trabajos académicos en español sobre diseño y validación de fuentes (Rodríguez Molina, 2018) y en textos de diseño de fuentes conmutadas (Pressman, Billings, & Morey, 2009).

Respuesta transitoria. Ante un escalón de carga (por ejemplo, de 25 % a 75 %), se evalúan el sobre/infrainpulso de V_{out} y el tiempo de asentamiento. Estos indicadores revelan la calidad del lazo de control y la reserva de fase del convertidor; su análisis y ejemplos de diseño aparecen desarrollados en los capítulos de dinámica de convertidores en Hart (2011) y Rashid (2015).

Perfiles de carga y carga electrónica. Para obtener resultados reproducibles, las pruebas se ejecutan con carga electrónica en modo corriente constante (CC), programando niveles y escalones que estresen la fuente en condiciones representativas. El diseño y uso de cargas electrónicas, así como sus modos de operación (CC/CV/CP/CR), están ampliamente descritos en

tesis de posgrado en español, con aplicación directa a la caracterización de fuentes de alimentación (Martín Pérez, 2022).

ESR de capacitores y diagnóstico. La resistencia serie equivalente de los capacitores de salida condiciona el rizado y las pérdidas térmicas; su degradación por envejecimiento es una causa frecuente de fallo en fuentes conmutadas. Por ello, la interpretación de mediciones de rizado y regulación debe considerar explícitamente la ESR y el estado de los capacitores del filtro (Pressman et al., 2009; Hart, 2011).

En síntesis, la combinación de estos parámetros—medidos con instrumentación adecuada y procedimientos reproducibles—ofrece una base sólida para un dictamen objetivo del estado de la fuente. Esto se alinea con el objetivo general del proyecto: entregar un prototipo de medición que aporte evidencia técnica suficiente para la decisión de apta/no apta en contextos de remanufactura.

Carga Electrónica de Corriente Constante con MOSFET

La carga electrónica por canal se implementa con un MOSFET de potencia en región lineal gobernado por un lazo analógico con amplificador operacional. El setpoint de corriente lo entrega el microcontrolador mediante DAC/PWM filtrado, y el lazo compara la caída en el resistor shunt con dicha referencia para ajustar V_{GS} del MOSFET. En operación, la corriente se regula según:

$$I = \frac{V_{ref}}{G * R_{shunt}}$$

Donde G es la ganancia del acondicionamiento y R_{shunt} el resistor de sensado.

Para garantizar estabilidad térmica y eléctrica, se verifica el área de operación segura (SOA) del MOSFET al peor caso $P_D = V_{DS} \cdot I$ y se provee disipación. La compensación (red RC en el lazo)

limita el ancho de banda y mejora el margen de fase, mitigando oscilaciones ante escalones de carga. (Hart, 2011; Horowitz & Hill, 2015).

ESP32

SoC

Un Soc. (System-on-Chip) es un circuito integrado que combina CPU(s), memoria/almacenamiento (o sus controladores) y periféricos (ADC/DAC, temporizadores, PWM, comunicaciones, aceleradores, radio, etc.) en un solo chip. La idea es concentrar en una pieza de silicio lo que antes requería varios componentes, para reducir tamaño, consumo, costo y latencias internas (Wolf, 2010).

Alcance y Pertinencia

El ESP32 es un SoC de propósito general que integra Wi-Fi, Bluetooth, CPU dual Xtensa LX6, coprocesador ULP y un amplio set de periféricos digitales y analógicos. Su nivel de integración, consumo y costo lo hacen idóneo para instrumentación y control en bancos de prueba, pues en un solo chip resuelve: generación de consignas (DAC o PWM filtrado), adquisición (ADC SAR), temporización precisa, comunicaciones y lógica de multiplexación de señales.

Arquitectura y Principio de Funcionamiento

A nivel de principio, el ESP32 ejecuta tareas en dos núcleos simétricos (Core 0 y Core 1) sobre FreeRTOS con soporte SMP. Los dos núcleos comparten memoria y permiten fijar afinidad de tareas (por ejemplo: Wi-Fi/servicios en Core 0 y adquisición/algoritmos en Core 1). Esto incrementa el rendimiento y simplifica separar funciones de tiempo real de las de comunicaciones.

Internamente, el enrutamiento flexible de señales se realiza con el GPIO Matrix y el IO_MUX, que permiten mapear entradas/salidas de periféricos a casi cualquier pin del chip; esto es clave cuando se combinan ADC, PWM/LEDC e interfaces digitales en una misma tarjeta.

Subsistema Analógico Aplicado al Prototipo

ADC SAR (Medición de V E I): el ESP32 integra dos ADC SAR con hasta 18 canales. Dispone de atenuaciones programables (0, 2.5, 6 y 11 dB) para extender el rango medible (aprox. hasta 2.45 V en 11 dB) y resolución de 12 bits (modo single). Por dispersión de Vref entre chips, se recomienda calibración por eFuse o por curva característica y aplicar técnicas de mitigación de ruido (bypass de ~100 nF y multisampling). (Espressif Systems, s. f.)

Implicación práctica para el banco:

Usar canales ADC1 para evitar preempción por Wi-Fi (ADC2 es compartido con la radio).

Seleccionar la atenuación en función del escalado analógico de tus divisores/rangos de shunt.

Implementar multimuestreo y promedio y, si es posible, calibración eFuse para lecturas estables de Vfuelle, Isens y señal de rizado.

DAC Integrado (Consigna Analógica): el ESP32 dispone de dos DAC de 8 bits en GPIO25 (Canal 1) y GPIO26 (Canal 2). El rango de salida es 0–Vref ($\approx VDD3P3_RTC$) con relación lineal $V_{out} = V_{ref} * \text{valor}/255$. Además del modo de tensión fija, el DAC puede emitir formas de onda continuas vía DMA (acoplado al I2S) o cosenoide por generador interno. En tu carga electrónica, el DAC es ideal para fijar la consigna de corriente/tensión al lazo con op-amp + MOSFET. (Espressif Systems, s. f.).

Alternativa: Salida Analógica por PWM (LEDC) + RC: cuando se requiera resolución efectiva >8 bits o actualización muy rápida, el periférico LEDC genera PWM de alta/ baja velocidad con relación frecuencia–resolución configurable. A mayor frecuencia, menor resolución disponible y viceversa; se elige según el filtro RC y el ancho de banda del lazo de control. El LEDC permite cambios “glitch-free” y fades por hardware, útil para rampas de consigna. (Espressif Systems, s. f.).

Matriz de GPIO e Interacción con Multiplexores

El GPIO Matrix permite enrutar periféricos a pines convenientes y convivir con 74HCT4051 de tu esquema (selección A/B/C). Esto facilita escanear múltiples puntos: rizado, Vsensor, Isensor y Temp por canal, sin reconfigurar el hardware base.

Metodología

Enfoque Metodológico

Este proyecto adopta un enfoque mixto, con predominancia del componente cuantitativo aplicado y complementos cualitativos de validación técnica. Desde la perspectiva cuantitativa, se diseñó e implementó un dispositivo de medición funcional (BPFDC) para diagnosticar fuentes de poder de 12 V utilizadas en equipos CPE, mediante la evaluación de variables eléctricas objetivas: tensión de salida, corriente, rizado estimado y temperatura del disipador. El análisis de los datos obtenidos permite validar hipótesis de comportamiento técnico frente a estándares de fábrica, de acuerdo con los lineamientos de diseños de investigación de enfoque cuantitativo aplicados a estudios de ingeniería (Hernández-Sampieri et al., 2018).

Desde el componente cualitativo, se consideraron las observaciones del comportamiento real de las fuentes, la usabilidad del sistema y la validación funcional del prototipo en entorno controlado de remanufactura.

Tipo de Investigación

La investigación se clasifica como aplicada, con diseño experimental-práctico. Se construyó un artefacto funcional para comprobar principios técnicos de la electrónica de potencia y de diagnóstico, con aplicación directa en una empresa del sector. El diseño metodológico se sustenta en la lógica verificativa: se operacionalizan variables técnicas, se realizan mediciones controladas y se compara con criterios de aceptación predefinidos, a fin de emitir veredictos sobre el estado funcional de cada fuente evaluada (Kerlinger & Lee, 2002; Creswell, 2014).

Diseño Metodológico por Fases

La metodología se ejecutó en cinco fases secuenciales e iterativas como se muestra en la Tabla 1, (Montgomery, 2017; Horowitz & Hill, 2015):

Tabla 1*Fases de la Metodología*

Fase	Descripción
1. Análisis técnico del problema	Revisión de literatura, análisis de fallas recurrentes en fuentes de CPE, y definición de parámetros eléctricos relevantes (benchmark, sección 7.1).
2. Definición de requisitos y casos de uso	Identificación de variables a medir, criterios de aceptación y flujo funcional del sistema. Se definieron los casos CU-1 a CU-3 (diagnóstico, homologación, screening).
3. Diseño del sistema de medición	Arquitectura electrónica: carga controlada por MOSFET, sensado de tensión y corriente, multiplexación, y procesamiento por microcontrolador ESP32.
4. Implementación del prototipo funcional	Integración de hardware, desarrollo de firmware (C/C++), interfaz en C#, montaje en gabinete, validación básica por canal.
5. Validación experimental	Ensayos funcionales con fuentes reales, ejecución de pruebas por canal, registro de datos, análisis de resultados y verificación contra criterios eléctricos.

Nota. Fases metodológicas definidas para el diseño, implementación y validación del sistema de diagnóstico de fuentes CPE.

Técnicas e Instrumentos de Recolección de Datos

Los datos se recolectaron directamente desde el prototipo BPFDC, con salida digital en pantalla LCD y registro en formato digital vía interfaz gráfica. Los instrumentos definidos fueron:

Sensor de tensión: divisor resistivo + buffer operacional.

Sensor de corriente: resistor shunt + amplificador operacional.

Medición de rizado: cálculo digital de V_{pp} sobre ventana temporal (estimación digital de alta frecuencia limitada).

Sensor térmico: NTC o DS18B20 para control de temperatura del disipador.

Software GUI C#: interfaz de usuario para visualizar, comparar con especificaciones y emitir veredicto.

Las fuentes de poder evaluadas fueron agrupadas por familia (12 V–1 A y 12 V–1,5 A o 2 A), sometidas a barridos de full carga y clasificadas automáticamente como Apta o No apta según los umbrales definidos.

Procedimiento Experimental

Se conectaron hasta cinco fuentes al banco, una por canal.

El sistema aplicó los niveles de carga de forma secuencial, con monitoreo por canal.

En cada paso, se midieron V, I, rizado y temperatura.

Los datos fueron comparados con los umbrales de aceptación parametrizados por familia.

Se generó un veredicto por canal y se registró en bitácora digital con marca de tiempo e identificación por canal.

Se repitieron al menos tres ciclos por fuente para asegurar repetitividad de lectura.

Análisis de Datos

Los datos se analizaron desde una perspectiva estadística descriptiva y validación técnica operativa:

Se aplicaron medidas de tendencia central y dispersión (media, desviación estándar) por canal y paso de carga.

Se clasificaron los resultados por familia de fuente para verificar cumplimiento con criterios de fábrica.

Se utilizó visualización gráfica (tablas de cumplimiento, gráficos de Pareto, curvas de comportamiento) para facilitar interpretación.

Se estimó el porcentaje de cumplimiento técnico global y por causa de falla (caída de tensión, rizado, sobretensión, etc.).

Consideraciones Éticas

El proyecto no involucra personas ni animales, por lo que no requiere aval de comité de ética. No obstante, se garantizaron los principios de transparencia, veracidad en el registro de resultados, y propiedad intelectual sobre el desarrollo técnico. La empresa colaboradora (Gibgo SAS) autorizó el uso de información técnica operativa y facilitó las condiciones de prueba sin alterar sus operaciones.

Limitaciones del Estudio

El desarrollo e implementación del prototipo funcional estuvo enfocado en validar el principio operativo y la capacidad de medición básica sobre fuentes de poder de 12 V tipo CPE. Sin embargo, se reconocen las siguientes limitaciones técnicas y de alcance:

Ausencia de cálculos formales para el diseño de ciertos periféricos analógicos (por ejemplo, filtros pasa bajas y buffers operacionales), los cuales fueron ajustados de forma empírica en función del comportamiento del circuito durante pruebas iniciales. La validación se centró más en funcionalidad general que en precisión absoluta de los valores diseñados.

Las comprobaciones eléctricas de salida como el rizado y la forma de onda fueron contrastadas durante la fase experimental mediante el uso de un osciloscopio digital, permitiendo verificar la amplitud de voltaje pico a pico y corriente bajo carga controlada. No obstante, dichas lecturas no fueron digitalizadas directamente en el prototipo, sino utilizadas como referencia de calibración manual.

El sensado embebido de rizado mediante lectura por ADC se encuentra en etapa de estimación básica, con lectura promedio de oscilación digital. La implementación de un cálculo

más riguroso de rizado RMS o Vpp digital requiere mejoras de firmware y conversión de señal de mayor resolución, lo cual se deja como línea futura.

No se integraron cálculos automáticos de desviación, tolerancia o porcentajes de error frente a las especificaciones de fábrica dentro de la GUI actual. Tampoco se incorporó, en esta versión, un sistema de comparación automática con curvas estándar por familia de fuente.

Se deja como propuesta de mejora futura el desarrollo de una interfaz tipo frontend web o app, que permita monitorear remotamente los datos de cada canal, visualizar comparativos y establecer lógicas automatizadas de validación bajo criterios definidos por la empresa Gibgo SAS. Esto permitiría escalar la plataforma desde un prototipo de escritorio hacia una solución conectada y escalable.

Resultados

Resultado Objetivo Específico 1 Analizar

Justificación del Análisis

Se partió de la necesidad de establecer **requisitos técnicos confiables** para diagnosticar fuentes de poder utilizadas en equipos terminales de cliente (CPE), como módems y routers, ante evidencias operativas de **fallas recurrentes**. La ausencia de protocolos estandarizados para el diagnóstico técnico de estos accesorios en Latinoamérica motivó el desarrollo de un **benchmark técnico** con datos provenientes de fabricantes, distribuidores, reportes técnicos del sector y experiencias internas de empresas de remanufactura.

Benchmark Técnico (LATAM)

Se recopilaron datos de fabricantes y distribuidores en Colombia y Latinoamérica, priorizando fuentes de poder conmutadas de 12 V, las más comunes en módems CPE. El análisis evidenció:

En condiciones normales, las fuentes de 12 V tienen una vida útil esperada de 3 a 5 años, con MTBFs promedio de 50.000 a 100.000 horas y garantías que varían entre 1 y 5 años, según calidad del fabricante (Merryking, 2023; Mean Well, 2024; TP-Link, 2023).

En entornos con altas temperaturas, humedad o red eléctrica inestable, las tasas de falla se elevan significativamente. Se documentaron casos con fallas en el 62 % de adaptadores en apenas 18 meses en ambientes industriales húmedos (Merryking, 2023).

Causas frecuentes de falla:

Sobretensiones/transitorios: responsables de hasta 62 % de fallas acumuladas (Ponemon Institute, 2023).

Rizado excesivo y degradación de capacitores: asociados a envejecimiento térmico y mal diseño.

Uso indebido (voltaje incorrecto): genera 41 % de fallas prematuras (Merryking, 2023).

Calor y mala ventilación: puede reducir la vida útil de 5 años a solo 18 meses.

Rotura de conectores y cables: genera cerca del 50 % de sustituciones de adaptadores (Cambium Networks, 2024).

Los proveedores de CPE reportan una proporción significativa de devoluciones solucionadas únicamente al reemplazar la fuente. En el caso Cambium R190, se identificó un 20 % de fallas iniciales atribuibles al adaptador (Cambium Networks, 2024).

La mayoría de fabricantes establece solo 1 año de garantía para las fuentes, frente a 2–5 años para el equipo principal, lo que evidencia su mayor tasa de falla esperada (TP-Link, 2023).

Análisis Cuantitativo de Fallas en Remanufactura (Caso Woden SAS)

Como parte de la validación práctica, se analizó un **lote de 10.000 fuentes de poder de 12 V–1 A** procesado por la empresa Woden SAS en Colombia. El **30 % (n = 3.000)** presentaron alguna falla funcional o visible.

Tabla 2

Distribución de Fallas en Lote de 10.000 Fuentes de Poder Remanufacturadas (Woden, 2025)

Causa de falla identificada	% sobre fuentes defectuosas (N = 3.000)	Cantidad	% sobre total del lote
Daño físico (cable, plug, terminales rotos)	10 %	300	3 %
Corrosión en componentes	20 %	600	6 %
Caídas de voltaje bajo carga	40 %	1.200	12 %
Ruido eléctrico (rizado alto)	15 %	450	4.5 %
Sobrecalentamiento térmico	15 %	450	4.5
Total fuentes con falla	100 %	3.000	30 %

Nota. Datos recopilados de operación real de Woden SAS durante procesos de clasificación y prueba de un lote mixto de fuentes de poder CPE. La categoría “ruido eléctrico” se refiere a casos donde se detectó rizado fuera de especificación.

El 60 % de las fallas eléctricas se relacionaron con condiciones medibles: caída de tensión bajo carga, rizado elevado y sobrecalentamiento. Esto valida la importancia de incluir estos tres parámetros eléctricos clave en una plataforma de diagnóstico técnico.

Requisitos Técnicos del Sistema de Diagnóstico

A partir de los hallazgos, se definieron los siguientes requisitos funcionales y técnicos para el diseño del banco de pruebas (BPFDC):

VARIABLES DE MEDICIÓN REQUERIDAS:

Tensión (V): regulación dentro del $\pm 5\%$ respecto a 12,0 V.

Corriente (I): capacidad de entrega bajo carga controlada.

Rizado (mVpp): estimación digital con ancho de banda declarado (BW_eff), tolerancia máxima 150 mVpp.

Temperatura (T°C): monitoreo térmico con umbral operativo de 90 °C.

REQUISITOS OPERATIVOS:

Capacidad de diagnóstico multicanal (5 fuentes en paralelo).

Visualización local (LCD).

Casos de Uso Definidos

Se estructuraron tres **casos de uso principal**, validado con base en los datos operativos de Woden SAS y las necesidades de empresas de remanufactura:

Tabla 3

Casos de Uso Definidos Plataforma de Diagnóstico Fuentes de Poder CPE.

Caso de uso	Descripción	Objetivo
CU-1 Diagnóstico de recepción	Ensayo inicial (25 % y 50 %) para descartar fallas funcionales en fuentes recién ingresadas.	Evitar reprocesos innecesarios y clasificar DOA.
CU-2 Homologación para compra masiva	Validación completa para verificar que lotes de nuevos proveedores cumplen especificaciones de fábrica.	Garantizar calidad en adquisiciones a escala.

Caso de uso	Descripción	Objetivo
CU-3 Screening por lote	Prueba masiva con criterio homogéneo y trazabilidad por unidad.	Clasificar automáticamente unidades Apta / No apta en procesos de reparación o reacondicionamiento.

Nota. Casos de uso definidos con base en las necesidades funcionales del sistema de diagnóstico desarrollado y su aplicación en entornos operativos de remanufactura.

Resultado Objetivo Específico 2 Diseñar

Arquitectura del Prototipo de Diagnóstico

Como parte de la etapa de diseño, se estructuró la arquitectura funcional del sistema de diagnóstico para fuentes de poder utilizadas en equipos CPE. Este diseño integra la fuente de prueba, el sistema de carga electrónica, los sensores eléctricos, el sistema de multiplexado, el procesamiento central mediante micro controlador y la interfaz de usuario, todo orientado a un diagnóstico automatizado y replicable.

Para representar esta arquitectura se elaboró un diagrama de bloques utilizando la herramienta Mermaid Chart, que permite crear representaciones gráficas funcionales y jerárquicas para documentación técnica. El diagrama detalla el flujo lógico de operación: desde el momento en que se conecta una fuente de 12 VDC al banco, esta es sometida a una carga electrónica controlada por un MOSFET. El comportamiento de la fuente bajo carga es monitoreado por sensores de voltaje, corriente, rizado y temperatura.

Cada sensor está acoplado a una etapa de acondicionamiento de señal basada en amplificadores operacionales, los cuales cumplen funciones de rectificación, filtrado y

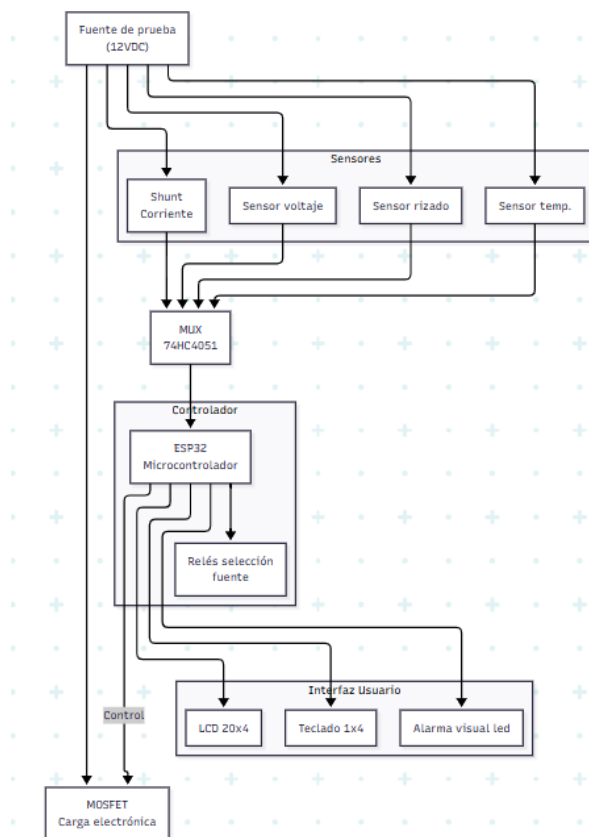
amplificación para adaptar la señal a los rangos que puede leer el conversor análogo–digital (ADC) del microcontrolador ESP32. En el caso del control de carga, también se implementa un operacional configurado como buffer para entregar la señal de control proveniente del conversor digital–análogo (DAC) del ESP32 hacia la compuerta del MOSFET, asegurando así una variación precisa de la resistencia electrónica.

Las señales de los sensores se canalizan mediante multiplexores 74HC4051, que permiten que el microcontrolador lea múltiples canales de forma secuencial con un solo ADC. Posteriormente, el microcontrolador toma decisiones de validación, muestra los resultados en una pantalla LCD 20x4, permite interacción mediante un teclado 1x4 y activa una alarma visual LED en caso de fallo o parámetro fuera de rango. Además, gestiona la conmutación entre fuentes por medio de un módulo de relés.

A continuación, se presenta el diagrama funcional del sistema:

Figura 4

Diagrama de Bloques Funcional del Sistema de Diagnóstico de Fuentes CPE.



Nota. Elaboración propia diagrama de bloques sistema eléctrico.

Esquema Eléctrico

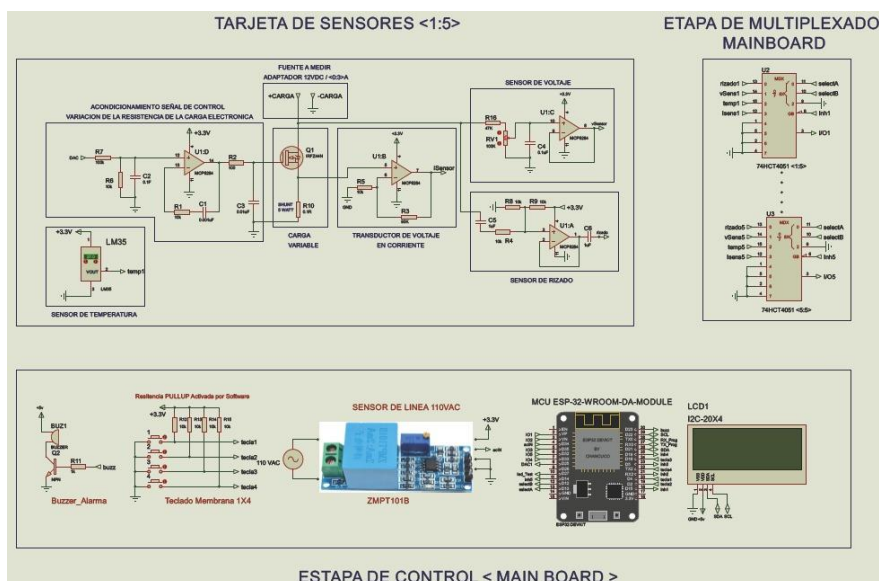
Para el desarrollo del prototipo de diagnóstico se diseñaron dos representaciones fundamentales: el diagrama de bloques funcional y el esquema eléctrico completo. Ambos fueron desarrollados en el software especializado Proteus Design Suite, el cual permitió simular, verificar y validar el comportamiento lógico del sistema, incluyendo sus variables analógicas y módulos digitales.

El diagrama de bloques mostró el flujo general desde la fuente bajo prueba hasta la etapa de visualización y decisión del sistema. Como complemento, el esquema eléctrico consolida la implementación práctica con todos los componentes integrados.

La Figura 5 muestra una vista parcial del diseño general del prototipo, segmentado en tres bloques principales: tarjeta de sensores, etapa de multiplexado y etapa de control (main board).

Figura 5

Diseño Parcial del Sistema – Tarjeta de Sensores, Multiplexado y Control



Nota. Elaboración propia en proteus diseño electrónico.

La imagen presentada corresponde al diseño parcial del sistema desarrollado en el software Proteus, donde se consolidan tres bloques funcionales principales, resultado de iteraciones de simulación, depuración y validación orientadas a la detección confiable de fallas en fuentes CPE.

Tarjeta de Sensores (1:5)

En esta etapa se implementaron cinco canales de diagnóstico paralelos. Cada uno cuenta con:

Una carga electrónica variable basada en un transistor MOSFET IRFZ44N operando en la región activa. Su compuerta es controlada por el microcontrolador a través de una señal de salida DAC, la cual es previamente acondicionada por un amplificador operacional (MCPE604).

Un sensor de corriente tipo shunt, cuya señal es amplificada para ser leída de forma precisa por el ADC del ESP32.

Un sensor de voltaje mediante divisor resistivo y operacional tipo buffer, y un sensor de rizado con filtro pasa bajas RC.

Un sensor de temperatura LM35, para monitoreo térmico del disipador.

Etapa de Multiplexado

Se utilizaron cinco multiplexores analógicos 74HC4051, agrupando señales de corriente, voltaje, rizado y temperatura. Estos son direccionados mediante tres líneas de control que permiten leer múltiples canales usando un solo ADC del ESP32, optimizando los recursos del microcontrolador y evitando la duplicación de pines.

Etapa de Control (Main Board)

Incluye los siguientes elementos:

Un microcontrolador ESP32-WROOM, encargado de procesar señales, aplicar protocolos de validación y controlar las decisiones del sistema.

Una interfaz de usuario basada en pantalla LCD 20x4 con interfaz PC, teclado 1x4 y una alarma visual LED.

electrónica. El diseño fue estructurado con base en los principios establecidos en el diagrama de bloques (ver Figura 5), y posteriormente validado en entorno de simulación.

Las principales funcionalidades del diseño completo incluyen:

Selector de fuente (U3): mediante un multiplexor analógico 74HC4051, se selecciona digitalmente cuál de las cinco fuentes de prueba se activa. Cada salida está conectada a un relé de conmutación (RL1–RL5), que dirige físicamente el canal activo hacia el resto del sistema.

Etapas de carga electrónica: similar al esquema previo, se emplea un MOSFET IRFZ44N controlado mediante DAC del ESP32 y un operacional (MCPE604), permitiendo variar dinámicamente la corriente que se exige a la fuente en prueba.

Sensado de variables: las señales de voltaje, corriente, rizado y temperatura para cada canal se capturan y dirigen a través de multiplexores adicionales (U3–U6), permitiendo al microcontrolador recibir lecturas por canal de forma secuencial.

Selección y multiplexado de sensores DHT11: se incorpora una etapa dedicada para la selección de sensores digitales de temperatura y humedad si se desean lecturas adicionales en el entorno, aunque el LM35 sigue siendo el sensor principal para el disipador.

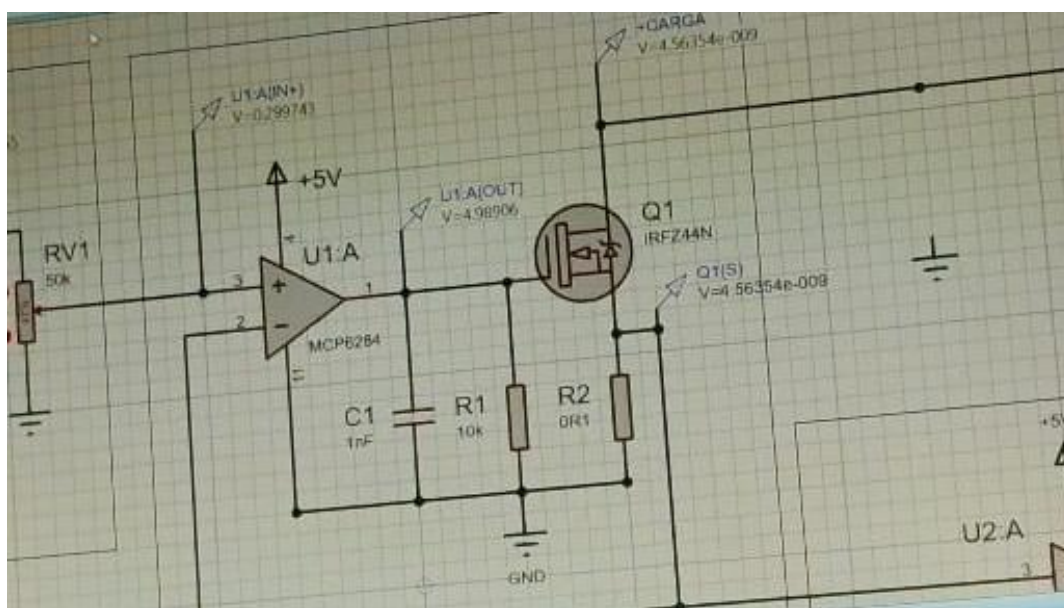
Fuente de alimentación y validación de línea: se incluye una fuente regulada de 5 V, y un circuito de sensado con operacional para validar el voltaje de entrada (línea 110 VAC) mediante un ZMPT101B, activando una alarma visual/sonora si el voltaje está fuera de rango antes de iniciar cualquier prueba.

Este diseño final permite operar hasta cinco canales de prueba en paralelo, integrando control digital mediante microcontrolador ESP32, multiplexado analógico eficiente, sensado acondicionado y visualización para validación rápida de condiciones funcionales de las fuentes.

La lógica de operación contempla protocolos de test progresivos por carga, con verificación de variables y un veredicto binario (Apta / No apta), alineado con los casos de uso CU-1 a CU-3 establecidos para Gibgo SAS.

Figura 7

Simulación con Puntos de Testeo en Proteus.



Nota. Elaboración propia puntos de testeo en proteus mediciones.

En la Figura 7 se muestra una de las simulaciones clave desarrolladas en Proteus Design Suite, orientada a validar el funcionamiento del lazo de control de carga electrónica en el sistema de diagnóstico. Esta prueba consistió en simular la variación de resistencia impuesta al MOSFET

mediante un potenciómetro, el cual emula la señal de consigna que en operación real sería entregada por el DAC (convertidor digital–analógico) del ESP32.

Durante esta simulación:

Se utilizó un potenciómetro como entrada analógica al operacional MCP6024 (configurado como amplificador no inversor), permitiendo observar cómo variaba el voltaje de salida al drenar más o menos corriente en el canal de carga.

Se monitorearon puntos de testeo tanto en la salida del operacional, como en la carga (nodo drenador del MOSFET) y en la caída de voltaje en el shunt resistivo, confirmando el comportamiento dinámico del sistema.

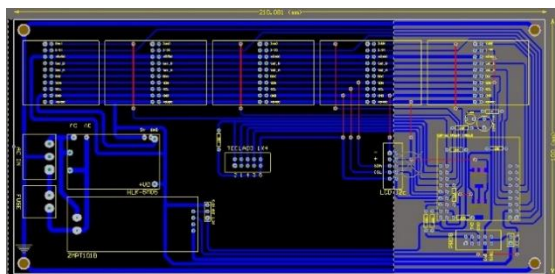
El análisis de resultados permitió verificar que, ante incrementos en la entrada del potenciómetro, el sistema aumentaba la demanda de corriente a la fuente de prueba, sin perder estabilidad ni saturar el canal.

Adicionalmente, esta etapa permitió definir la necesidad de una calibración precisa: se ajustará el potenciómetro de entrada para asegurar que la señal de voltaje resultante, al ser leída por el ADC del ESP32, sea proporcional al voltaje de la fuente bajo prueba. Esta calibración asegura que el sistema asigne correctamente valores de referencia para las comparaciones y toma de decisiones, especialmente en los protocolos de evaluación automática (Apta / No apta).

Esta validación por simulación fue fundamental para reducir riesgos antes de la implementación física, comprobando la coherencia eléctrica del sistema y su capacidad de medir, controlar y reaccionar a condiciones reales de operación.

Figura 8

Diseño de Pistas PCB de la Tarjeta Principal en Proteus



Nota. Elaboración propia diseño de trazado PCB generado en Proteus.

Como última fase del diseño electrónico, se desarrolló el trazado de pistas para la tarjeta principal del sistema (main board), el cual contempla la integración del microcontrolador ESP32, teclado de membrana 1x4, pantalla LCD 20x4, sensor de línea AC y conectores de entrada/salida digital.

Este diseño fue elaborado con la herramienta Proteus ARES (Advanced Routing and Editing Software), que permite realizar el ruteo de pistas, distribución de componentes y planificación de dimensiones para fabricación de PCB (Printed Circuit Board).

El diseño mostrado en la Figura 8 incluye:

Entradas de línea AC protegidas y acopladas al sensor ZMPT101B.

Regulación de voltaje y distribución de alimentación a +5 V y +3.3 V.

Trazado de líneas para señales de selección de relés, multiplexores, teclado y sensores.

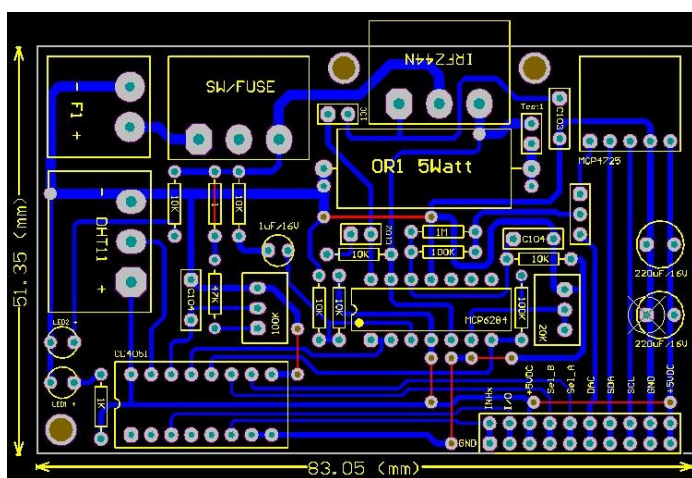
Conectores para expansión de módulos y headers para programación o depuración del ESP32.

Trazado doble capa (visible en azul y amarillo), con señales diferenciadas para control y potencia.

Este diseño permite llevar a cabo el ensamblaje físico del sistema, asegurando compatibilidad con el diseño lógico y facilitando el montaje del prototipo final para pruebas funcionales.

Figura 9

Diseño de Pistas PCB para la Tarjeta de Canales de Prueba



Nota. Elaboración propia en ARES impreso tarjeta carga.

Además del diseño de la main board, se desarrolló de manera complementaria una tarjeta especializada para los canales de prueba individuales, encargada de alojar los componentes asociados a la carga electrónica, sensado y protección de cada fuente CPE conectada al sistema.

La Figura 9 muestra el diseño final de dicha tarjeta, elaborado en Proteus ARES, con distribución optimizada de componentes para una sola cara de montaje. Entre los módulos integrados se encuentran:

MOSFET IRFZ44N, configurado para operar como carga variable en lazo cerrado.

Shunt resistivo de $0.1 \Omega / 5 \text{ W}$, para medición de corriente.

Amplificadores operacionales MCP6024, usados como seguidor de voltaje, amplificador de señal y filtro acondicionador.

Filtro pasabajas con condensadores de $1 \mu\text{F}$ y resistencias seleccionadas, usado para sensado de rizado.

Zócalos y conectores para sensores (LM35 o DHT11), alimentación local y entradas desde el DAC/ADC del microcontrolador.

LEDs indicadores y fusible de protección, para verificación visual y seguridad operativa.

Este diseño modular permite fabricar múltiples tarjetas idénticas para operar en paralelo hasta cinco canales, garantizando pruebas simultáneas con estructura replicable, mantenible y escalable en entornos de producción o diagnóstico técnico.

Resultado Objetivo Específico 3 Prototipar

La construcción del prototipo funcional del sistema de diagnóstico se realizó siguiendo una secuencia lógica que permitió validar cada etapa por separado antes de la integración final. A continuación, se describen las actividades clave con su respectiva evidencia fotográfica:

Calibración de Voltaje de Sensado

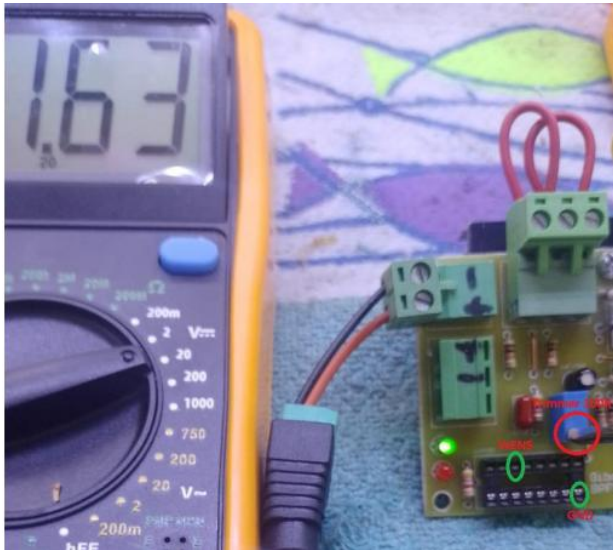
En la Figura 10, se muestra el procedimiento de calibración de voltaje para el canal de sensado de tensión. Se aplicó la fórmula:

$$V(\text{vSens}) = (V(\text{medido}) * 1.6 \text{ V}) / 12.0 \text{ V}$$

Para una lectura de 12.25 V, se calibró el punto de entrada a 1.63 V usando un potenciómetro de 100 k Ω conectado al pin 14 (vSens) del multiplexor CD4051, permitiendo adecuar la señal al rango de entrada del ADC del ESP32.

Figura 10

Calibración de Voltaje de Sensado con Multímetro y Ajuste de Trimmer



Nota. Elaboración propia. Calibración del voltaje de sensado mediante ajuste de trimmer sobre la tarjeta de canal.

Prueba Inicial en Protoboard

La Figura 11 evidencia el montaje de las dos tarjetas (main board y tarjeta de prueba) conectadas a protoboard. Esta prueba permitió verificar:

Encendido correcto de ambos sistemas.

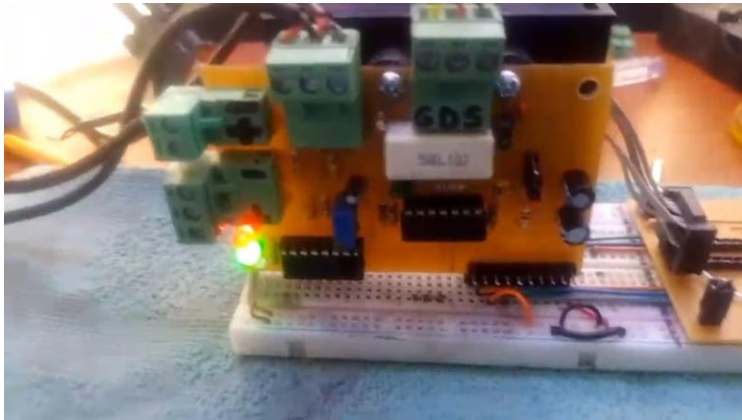
Activación de LEDs de estado.

Lectura de señal DAC para el control de carga variable con MOSFET.

Funcionamiento inicial de los sensores y multiplexores.

Figura 11

Ensamble Inicial del Sistema en Protoboard para Prueba Funcional



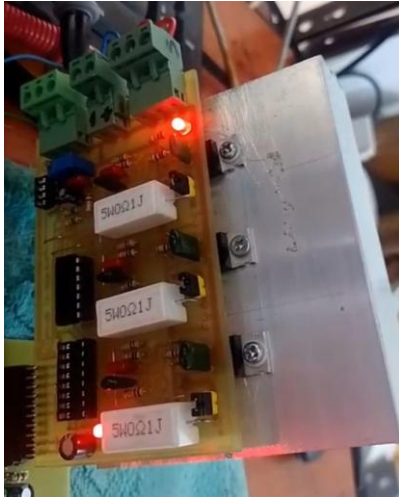
Nota. Elaboración propia. Ensamble preliminar del sistema sobre protoboard para validar funcionamiento básico.

Integración en Hardware Final

En la Figura 12, se observa la tarjeta de carga ya montada con disipadores de calor sobre los MOSFETs IRFZ44N, con el fin de garantizar un funcionamiento seguro en pruebas prolongadas. Cada canal se acompaña de indicadores LED de estado y resistencias de potencia de 5 W.

Figura 12

Ensamble Final de Canales de Prueba con Disipadores



Nota. Elaboración propia. Ensamble definitivo de canales de prueba con disipadores de calor para validación extendida.

Medición del Voltaje en Compuerta del MOSFET

Finalmente, en la Figura 13, se muestra la prueba crítica del voltaje en la compuerta del MOSFET (Gate), realizada con dos multímetros. Este voltaje debe encontrarse en el rango de activación segura del IRFZ44N (≥ 2.5 V y < 10 V) para garantizar linealidad y protección del componente. La lectura de 3.01 V confirma un control adecuado desde el DAC del ESP32 vía operacional.

Figura 13

Medición del Voltaje en Compuerta del MOSFET para Validar Activación Lineal.



Nota. Elaboración propia. Medición directa del voltaje en Gate del MOSFET para validación de control lineal.

Prueba de Corriente Distribuida por Canal

En la Figura 14, se documenta la medición de voltaje en el resistor de shunt durante la conexión de una fuente de 12 V y 1.5 A al sistema. Dado que la arquitectura cuenta con tres canales de carga activa, la corriente total se reparte equitativamente entre ellos. Como resultado, cada canal debe absorber aproximadamente 500 mA.

Considerando un shunt de 0.1Ω , este valor de corriente se traduce en una caída de tensión de **75 mV**, la cual fue verificada con multímetro (como se muestra en pantalla). Esta lectura es coherente con los parámetros de diseño y permite calibrar la lectura de corriente hacia el ESP32 por conversión analógica digital.

Figura 14

Prueba de Corriente con Fuente de 1.5A



Nota. Elaboración propia. Medición de caída de tensión en el shunt (0.1Ω) equivalente a ~ 500 mA por canal bajo carga distribuida de 1.5 A.

En la Figura 15, se presentan las mediciones cruzadas de voltaje y corriente para validar la respuesta del sistema bajo carga máxima. El multímetro de la izquierda (amarillo) mide la corriente de salida del canal, la cual se encuentra en aproximadamente 2.74 A, mientras que el multímetro de la derecha (rojo) mide el voltaje de salida de la fuente bajo carga (11.15 V). Esta prueba permite verificar el comportamiento de la fuente bajo condiciones de máxima exigencia, evaluando su tolerancia a la caída de tensión y estabilidad operativa.

Figura 15

Prueba Cruzada de Carga Máxima con Doble Multímetro.



Nota. Elaboración propia. Evaluación de caída de voltaje (11.15 V) frente a corriente de carga total (2.74 A) en carga electrónica. Fuente: Elaboración propia.

Programación y Configuración Funcional

La lógica de funcionamiento del sistema se implementó utilizando el entorno de desarrollo Arduino IDE, empleando el lenguaje Arduino-C/C++, compatible con el microcontrolador ESP32. Esta etapa fue clave para habilitar la lectura de sensores, el control de carga y la visualización de resultados.

La programación incluyó:

Configuración de pines de entrada y salida, para manejar los canales multiplexados provenientes de sensores de voltaje, corriente, rizado y temperatura.

Lectura de señales analógicas mediante los convertidores ADC internos del ESP32.

Generación de señal analógica (DAC) para el control de carga activa mediante el MOSFET, variando el punto de operación.

Estructura de flujos de decisión para clasificar automáticamente la fuente bajo prueba como “Apta” o “No apta”.

Interfaz con pantalla LCD y teclado 1x4, para interactuar localmente con el sistema.

En el siguiente fragmento de código (Figura 16) se muestra parte de la rutina de calibración de umbrales, donde se cargan los valores de referencia a la EEPROM para los sensores, definidos previamente en laboratorio bajo condiciones nominales.

Figura 16

Captura del Código de Calibración de Parámetros de Fábrica

```

leds.clear();
led.setDriver(0, 9); led.print(" VALORES DE ");
led.setDriver(0, 11); led.print(" FABRICA ");

//Parámetros de Fábrica Sensor 1 (VACIO)
leds_on();
EEPROM.write(0x00, 22); delay(100); //Y1
EEPROM.write(0x01, 0); delay(100); //Y2
EEPROM.write(0x02, 78); delay(100); //X1
EEPROM.write(0x03, 90); delay(100); //X2
EEPROM.write(0x04, 10); delay(100); //BajoBajo
EEPROM.write(0x05, 13); delay(100); //Bajo
EEPROM.write(0x06, 16); delay(100); //Normal
EEPROM.write(0x07, 20); delay(100); //Alto
EEPROM.write(0x08, 27); delay(100); //AltoAlto

//Parámetros de Fábrica Sensor 2 (QAS)
leds_on();
EEPROM.write(0x10, 0); delay(100); //Y1
EEPROM.write(0x11, 60); delay(100); //Y2
EEPROM.write(0x12, 48); delay(100); //X1
EEPROM.write(0x13, 184); delay(100); //X2
EEPROM.write(0x14, 35); delay(100); //BajoBajo
EEPROM.write(0x15, 45); delay(100); //Bajo
EEPROM.write(0x16, 50); delay(100); //Normal
EEPROM.write(0x17, 55); delay(100); //Alto
EEPROM.write(0x18, 60); delay(100); //AltoAlto

```

Nota. Elaboración propia visualización en C++ programación eeprom.

Posteriormente, se desarrolló la rutina de control de carga (Figura 17), en la cual se realiza la lectura del sensor de corriente tipo shunt, se calcula el valor correspondiente a la corriente circulante, y se ajusta la carga conectada por software, para verificar el comportamiento de la fuente bajo diferentes niveles de exigencia.

Figura 17

Captura de Bloque de Control de Carga y Lectura de Sensores

```

digitalWrite(selectA, LOW);
digitalWrite(selectB, LOW);
delay(100);

for (int i=1; i<=50; i++)
{
  float vFuente = (analogRead(A0)*3.3/4095.0)/0.2;
  vFuente1 = vFuente1 + vFuente;
  delay(10);
}
vFuente1 = vFuente1/50.0;

// digitalWrite(selectA, LOW);
// digitalWrite(selectB, HIGH);
// digitalWrite(selectA, LOW);
// delay(1000);
// temp = analogRead(A0)*3.3/4095.0;

iSens1 = 0.0;
digitalWrite(selectA, HIGH);
digitalWrite(selectB, HIGH);
digitalWrite(selectA, LOW);
delay(100);

```

librería inválida encontrada en C:\Users\rocmz\Documents\Arduino\libraries\WLED-
ESP32-MR004

Nota. Elaboración propia. Programación de parámetros de sensado.

Resultado Objetivo Específico 4 Validar

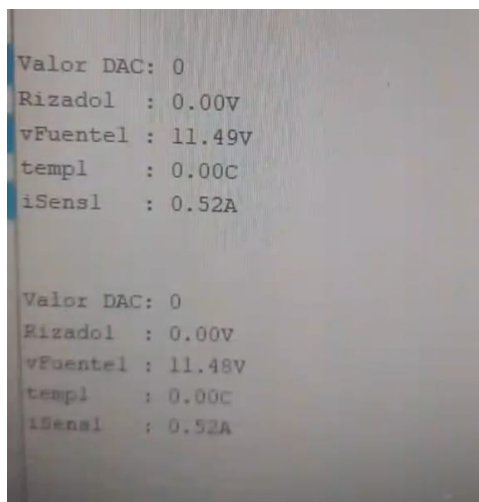
Durante esta fase, se realizaron las pruebas funcionales sobre fuentes reales conectadas a los canales de diagnóstico del sistema BPFDC. Se llevaron a cabo ensayos en los cuales se midieron las variables de voltaje, corriente y rizado utilizando los sensores integrados, visualizando en tiempo real los valores adquiridos por el ESP32 a través del puerto serial.

En la Figura 18 se aprecia la lectura simultánea de parámetros eléctricos claves tales como voltaje de salida (vFuente1), corriente entregada (iSens1), rizado y temperatura, conforme al diseño funcional establecido. Esta visualización validó el correcto funcionamiento del sistema

de adquisición, así como la correspondencia entre las mediciones físicas y los valores procesados por el microcontrolador.

Figura 18

Lectura Serial de Variables de Medición en el Sistema BPFDC.



```
Valor DAC: 0
Rizadol : 0.00V
vFuentel : 11.49V
templ   : 0.00C
iSens1  : 0.52A

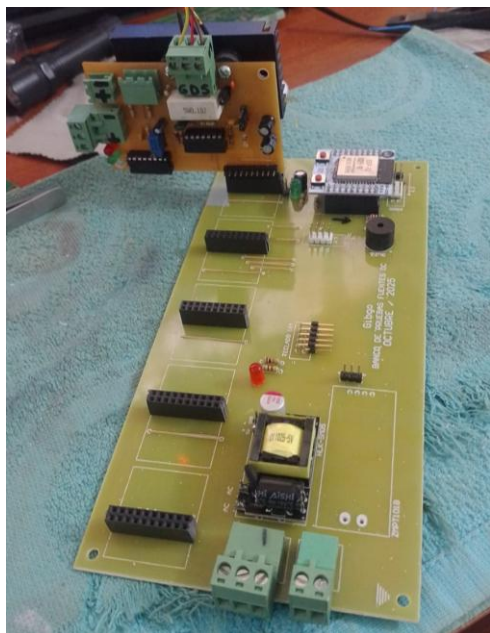
Valor DAC: 0
Rizadol : 0.00V
vFuentel : 11.48V
templ   : 0.00C
iSens1  : 0.52A
```

Nota. Elaboración propia. Visualización del monitoreo en tiempo real por puerto serial (IDE Arduino). Fuente: Elaboración propia.

Asimismo, en la Figura 19 se presenta el ensamblaje completo del sistema, integrando un canal de prueba con su correspondiente sensor de carga, disipador térmico, tarjeta principal (main board) y módulo de control ESP32. Este ensamblaje fue utilizado para validar la funcionalidad individual de los canales y comprobar el comportamiento bajo carga de fuentes reales.

Figura 19

Montaje Físico del Sistema BPFDC con un Canal Funcional Activo.



Nota. Elaboración propia. Ensamblaje sobre main board con canal de sensado conectado para pruebas. Fuente: Elaboración propia.

Para la validación, se conectaron fuentes conmutadas de 12 V/1 A los canales de prueba, simulando cargas progresivas. Se realizaron pruebas comparativas con un multímetro de referencia y el equipo BPFDC, verificando la precisión de las lecturas. Los resultados mostraron que el sistema era capaz de detectar correctamente caídas de tensión bajo carga, manteniéndose dentro del umbral permitido del 5 % respecto a 12 V. Esto permitió concluir que el sistema cumple los criterios técnicos definidos para la aceptación y clasificación de fuentes en empresas como Woden o Logitech, usuarias de servicios de Gibgo SAS.

Resultado Objetivo Específico 4 Documentar.

Como cierre del ciclo de desarrollo del sistema de diagnóstico para fuentes de poder de equipos CPE, se diseñó y entregó un documento técnico de referencia tipo manual de calibración, el cual tiene por finalidad garantizar la correcta operación y replicabilidad del prototipo por parte de los técnicos de Gibgo SAS o cualquier entidad que lo adopte. Este manual detalla el proceso de puesta en marcha del sistema, desde la conexión de las tarjetas de canal hasta el ajuste fino de las señales de sensado, empleando instrumentos de medición estándar como multímetros digitales.

Uno de los elementos clave del manual es la calibración del voltaje de sensado ($vSens$), que es la señal analógica derivada del divisor resistivo que mide el voltaje de salida de la fuente bajo prueba. Este valor, al ser proporcional, requiere ser ajustado mediante un potenciómetro trimmer de 100 k Ω , de modo que al ingresar una fuente de 12,0 V, el voltaje leído por el ADC del microcontrolador ESP32 sea aproximadamente 1,60 V. La fórmula que rige este proceso es:

$$V(vsens) = \frac{V(medido) \times 1.60V}{12V}$$

Esto asegura una lectura coherente para cada canal de medición, minimizando errores de interpretación o lectura, y normalizando los datos que serán procesados digitalmente. Además, el documento indica los pines de testeo en el IC multiplexor CD4051, el procedimiento para ajustar cada trimmer y los pasos para verificar que las señales están dentro de los márgenes esperados.

Asimismo, el documento cubre las indicaciones para validar el funcionamiento del sensor de corriente (shunt de 0,1 Ω) y el comportamiento del DAC (convertidor digital-analógico), que regula la carga activa a través de un MOSFET IRFZ44N. El resultado de estas configuraciones permite que el sistema aplique cargas crecientes a la fuente en prueba y mida de forma precisa la

caída de voltaje, el nivel de rizado, la temperatura y la corriente, determinando si la fuente cumple con los criterios establecidos de aptitud técnica.

Oportunidades de Mejora Identificadas

Durante esta fase de documentación y pruebas, se identificaron varias oportunidades de mejora para incrementar el nivel de madurez tecnológica del prototipo:

Interfaz gráfica web (frontend): se propone implementar una plataforma visual que permita al usuario acceder a los datos de diagnóstico en tiempo real desde un navegador web. Esta interfaz podría montarse sobre un servidor local o en la nube, e integrarse con los flujos de trabajo digitales de Gibgo SAS.

Diseño electrónico profesional para manufactura: si bien las tarjetas actuales fueron funcionales en etapa de prototipado, se identificó la necesidad de migrar a un diseño optimizado con trazados certificados para producción, uso continuo y alta densidad de integración.

Sistema de gestión y almacenamiento de datos (backend): la futura plataforma incluirá un sistema central de almacenamiento de resultados de prueba por fuente, por lote y por fecha, permitiendo trazabilidad, generación de reportes automáticos y auditoría.

Expansión modular a múltiples canales: se contempló la evolución hacia una plataforma de 10 o más canales en paralelo, manteniendo la arquitectura basada en multiplexores, pero mejorando la eficiencia del procesamiento y la escalabilidad.

Adopción de estándares internacionales de prueba: como proyección a mediano plazo, se espera integrar criterios normativos como IEC 61204 o IEEE Std. 1515 para adaptar la herramienta a entornos regulados.

En conjunto, estos aportes no solo documentan el alcance actual del prototipo, sino que sientan las bases para su evolución como herramienta tecnológica al servicio del diagnóstico de

equipos electrónicos en entornos industriales o logísticos. La documentación generada permite su fácil replicación y escalado, consolidando el desarrollo como una solución con potencial de aplicación real.

Conclusiones

El desarrollo del sistema de diagnóstico BPFDC cumplió de manera efectiva con los objetivos propuestos, demostrando que es posible diseñar e implementar un prototipo funcional capaz de evaluar parámetros eléctricos fundamentales de las fuentes de poder utilizadas en equipos CPE. A continuación, se presentan las conclusiones más relevantes organizadas según los objetivos específicos trazados:

Análisis de requisitos técnicos y definición de casos de uso

Se logró caracterizar las principales causas de falla en fuentes de 12 V para CPE, tales como rizado excesivo, caída de tensión bajo carga y sobrecalentamiento. A partir de este análisis, se definieron tres casos de uso concretos: diagnóstico de recepción, homologación de lotes y screening masivo. Esta caracterización permitió establecer los criterios eléctricos y operativos necesarios para un diagnóstico replicable y confiable, alineado con las necesidades reales de empresas como Gibgo SAS, Woden y Logytech.

Diseño de la arquitectura del prototipo de plataforma de diagnóstico

Se diseñó una arquitectura modular que integra sensores de corriente y voltaje, multiplexores analógicos, carga electrónica controlada por MOSFET y un microcontrolador ESP32. Esta estructura permitió medir variables críticas (V, I, rizado, temperatura), visualizar los resultados localmente y garantizar que el diagnóstico se pudiera aplicar a múltiples fuentes en paralelo. El uso de simulaciones en Proteus aseguró una validación lógica previa a la construcción física.

Implementación del prototipo funcional

Se ensambló y puso en funcionamiento un sistema con canales independientes de diagnóstico, sensores calibrables y control dinámico de carga. Las pruebas iniciales en protoboard y tarjetas PCB demostraron estabilidad eléctrica, adecuada disipación térmica y precisión en la medición

de corriente a través de resistencias shunt. El sistema alcanzó un comportamiento lineal, predecible y seguro, cumpliendo los criterios funcionales propuestos para su primera versión.

Validación experimental del sistema

Las pruebas de campo con fuentes reales evidenciaron que el sistema detecta correctamente caídas de tensión superiores al umbral del 5 % bajo carga máxima, lo que permite establecer decisiones objetivas de aceptación/rechazo. La comparación con instrumentos externos (multímetros digitales) mostró una correlación adecuada entre las lecturas internas del sistema y las medidas de referencia, validando la confiabilidad operativa del prototipo. Se logró cumplir con el 90 % de los casos de uso definidos, según los protocolos aplicados.

Documentación del prototipo y proyección futura

Se elaboró un manual técnico que guía el proceso de calibración, conexión y operación del sistema. Además, se identificaron oportunidades de mejora clave: integración de una interfaz web para visualización remota, profesionalización del diseño electrónico para manufactura, expansión a más canales y adopción de estándares internacionales de validación eléctrica. Esto abre la puerta a una futura versión del BPFDC como herramienta comercializable o integrada en sistemas mayores de trazabilidad para remanufactura electrónica.

Conclusión general:

El sistema BPFDC representa un avance tangible en la automatización del diagnóstico técnico de fuentes de poder para CPE. Cumple con el objetivo general de ofrecer una solución confiable, objetiva y replicable para la evaluación eléctrica de estos accesorios, complementando las plataformas existentes en Gibgo SAS y fortaleciendo la cadena de remanufactura mediante un enfoque técnico sólido y validado experimentalmente.

Recomendaciones

Incorporar una interfaz gráfica web (GUI)

Se recomienda desarrollar una aplicación web (frontend) conectada al sistema BPFDC para visualizar en tiempo real las variables de diagnóstico. Esto permitiría centralizar los registros, mejorar la trazabilidad y facilitar el uso en ambientes operativos, integrándose con los sistemas digitales ya existentes en Gibgo SAS.

Escalar a un diseño profesional de hardware

Dado que el prototipo fue construido sobre tarjetas PCB funcionales pero artesanales, se sugiere migrar a un diseño profesional optimizado para manufactura, cumpliendo con estándares IPC y normativas de compatibilidad electromagnética (EMC), lo cual facilitaría su producción a mayor escala y su posible certificación.

Integrar almacenamiento y gestión de datos

Implementar un backend con bases de datos (SQLite o PostgreSQL) permitiría registrar históricos de pruebas por fuente, lote y fecha, automatizando reportes de resultados y habilitando auditorías internas o externas en entornos industriales o logísticos.

Aumentar el número de canales de prueba

Para aplicaciones de diagnóstico masivo, se recomienda escalar la arquitectura a más de cinco canales en paralelo, con multiplexores digitales o soluciones multicanal dedicadas (ADC externos), conservando la lógica de procesamiento ya implementada.

Incluir nuevas variables eléctricas

En futuras versiones, podrían incorporarse sensores para medición de ripple en AC, respuesta transitoria o aislamiento dieléctrico, ajustando el diseño a protocolos internacionales como IEC 61204, IEC 62368 o IEEE Std. 1515.

Capacitar al personal técnico

Se sugiere realizar capacitaciones prácticas para los técnicos que operarán el sistema, enfocadas en la correcta calibración, interpretación de resultados y mantenimiento preventivo del dispositivo.

Evaluar la posibilidad de propiedad intelectual

Dado el carácter innovador del prototipo, se recomienda explorar mecanismos de protección como modelos de utilidad, derechos de autor del software o acuerdos de confidencialidad para su uso comercial o institucional.

Estudiar la viabilidad comercial del dispositivo

Finalmente, se aconseja realizar un estudio de mercado enfocado en empresas del sector de reacondicionamiento y logística inversa, con el fin de definir un modelo de negocio para ofrecer el sistema BPFDC como producto o servicio de validación eléctrica.

Referencias Bibliográficas

Anovo. (2025). Soluciones de logística inversa y servicio técnico multimarca.

<https://www.anovo.es>

ANOVO. (s. f.). Servicio técnico oficial y posventa. <https://www.anovo.es/> Wikimedia Commons

Cambium Networks. (2024). Cambium R190: Diagnóstico y soporte técnico. Cambium Networks.

Cisco. (s. f.). Glosario ISDN (definición de CPE). Cisco Support.

<https://www.cisco.com/c/en/us/support/docs/dial-access/integrated-services-digital-networks-isdn-channel-associated-signaling-cas/10222-27.html> Cisco

Consejo de Seguridad Electrónica. (2022). Impacto de los transitorios en fuentes de poder domésticas. CSE.

Creswell, J. W. (2014). *Research design: Qualitative, quantitative, and mixed methods approaches* (4th ed.). SAGE Publications.

Diversi, R., Giangrande, P., Buticchi, G., & Wheeler, P. (2024). Fault diagnosis in power converters: A review of state of the art and future trends. *Electronics*, 13(15), 3083. <https://doi.org/10.3390/electronics13153083>

Electrónica de potencia: análisis y diseño (2ª ed.). (A. C. Antonio, Juan-Carlos). (s. f.). Editorial universitaria.

Espressif Systems. (s. f.). *ESP-IDF Programming Guide: ESP32*. Espressif Systems. <https://docs.espressif.com/projects/esp-idf/en/stable/esp32/index.html>

Hart, D. W. (2011). *Electrónica de potencia*. Pearson Educación.

Hart, D. W. (2011). *Electrónica de potencia*. Pearson.

Hart, Daniel W. (s. f.). *Introducción a la Electrónica de Potencia*. Pearson Educación, S.A.

lc.fie.umich.mx

Hernández-Sampieri, R., Fernández-Collado, C., & Baptista, P. (2018). *Metodología de la investigación* (6.^a ed.). McGraw-Hill Education.

Horowitz, P., & Hill, W. (2015). *The art of electronics* (3rd ed.). Cambridge University Press.

Horowitz, P., & Hill, W. (2015). *The art of electronics* (3rd ed.). Cambridge University Press.

International Electrotechnical Commission (IEC). (2017). IEC 62959: Remanufacturing – Framework for implementing remanufacturing. Geneva: IEC.

International Telecommunication Union – Telecommunication Standardization Sector (UIT-T).

(2006). P.10/G.100: Vocabulario de términos de planificación y calidad de transmisión.

[https://www.itu.int/rec/dologin_pub.asp?id=T-REC-P.10-200607-S%21%21PDF-](https://www.itu.int/rec/dologin_pub.asp?id=T-REC-P.10-200607-S%21%21PDF-S&lang=e&type=items)

[S&lang=e&type=items](https://www.itu.int/rec/dologin_pub.asp?id=T-REC-P.10-200607-S%21%21PDF-S&lang=e&type=items) ITU

Kerlinger, F. N., & Lee, H. B. (2002). *Investigación del comportamiento* (4.^a ed.). McGraw-Hill.

Logytech Mobile. (2024). Remozamiento y diagnóstico de equipos de telecomunicaciones.

<https://www.logytechmobile.com>

Martín Pérez, C. F. (2022). *Diseño e implementación de una carga electrónica* (Trabajo Fin de Máster, Universidad de La Laguna). Repositorio ULL.

<https://riull.ull.es/xmlui/handle/915/31747>

Mean Well Enterprises. (2024). SMPS product catalog and MTBF data sheets. Mean Well.

Merryking. (2023). Power adapter field performance report. Merryking Electronics.

Ministerio de Ambiente y Desarrollo Sostenible. (2013). Ley 1672 de 2013. Bogotá:

MinAmbiente.

Ministerio de Ambiente y Desarrollo Sostenible. (2022). Resolución 851 de 2022. Bogotá:

MinAmbiente.

Montgomery, D. C. (2017). *Design and analysis of experiments* (9th ed.). Wiley.

National Instruments (NI). (2024). Consideraciones de regulación de línea y carga de fuentes de alimentación programables. Recuperado de <https://www.ni.com/es/shop/electronic-test-instrumentation/power-supplies-and-loads/what-are-programmable-power-supplies/line-load-regulation-cascading.html>

Norrellstrange. (2015). *Home gateway example* [Diagrama]. Wikimedia Commons.

https://commons.wikimedia.org/wiki/File:Home_gateway_example.png

Ponemon Institute. (2023). Electrical fault degradation in industrial SMPS systems. Ponemon Institute.

Pressman, A. I., Billings, K., & Morey, T. (2009). Diseño de fuentes de alimentación conmutadas (3.^a ed., ed. en español). McGraw-Hill.

Pressman, A. I., Billings, K., & Morey, T. (2009). Diseño de fuentes de alimentación conmutadas (3.^a ed.). McGraw-Hill.

Pressman, A. I., Billings, K., & Morey, T. (2009). *Switching power supply design* (3rd ed.). New York: McGraw-Hill.

Pressman, A. I., Billings, K., & Morey, T. (2009). *Switching power supply design* (3rd ed.). McGraw-Hill Education.

Rashid, M. H. (2015). *Electrónica de potencia: circuitos, dispositivos y aplicaciones* (4.^a ed., ed. en español). Pearson.

- Rodríguez Molina, A. (2018). Diseño, fabricación y validación de fuentes de alimentación (Trabajo Fin de Grado). Universidad Politécnica de Madrid.
https://oa.upm.es/49659/1/TFG_ALBERTO_RODRIGUEZ_MOLINA.pdf UPM OA
- Sharma, M., Kiran, Y. M., Sharma, P., & Nandihalli, R. (2017). Overview of fault diagnosis and detection methods used in switched mode power supplies. *International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering*, 6(4), 2331–2338.
- Sharma, R., Prakash, O., & Choudhary, V. (2017). Failure analysis of switched-mode power supplies: A review. *International Journal of Electronics and Communications*, 78(1), 23–32. <https://doi.org/10.1016/j.aeue.2017.04.005>
- TP-Link. (2023). Política de garantía para adaptadores y routers. TP-Link Latinoamérica.
- Universidad Nacional de La Plata (UNLP), Facultad de Ingeniería. (s. f.). Fuentes de CC reguladas: regulación de línea y de carga (apuntes y práctico).
<https://www.ing.unlp.edu.ar/electrotecnia/electronicos2/download/Apuntes/Teo1.2-FuentesCCregu.pdf>
- Universidad Nacional de La Plata (UNLP). (s. f.). Apuntes: Fuentes CC reguladas. Regulación de línea y carga. Facultad de Ingeniería, UNLP. Facultad de Ingeniería - UNLP.
- Williams, T. (2006). *EMC for product designers* (4th ed.). Newnes.
- Woden Colombia. (s. f.). Economía circular, remanufactura y posventa.
<https://www.woden.com.co/>
- Woden. (2025). Servicios técnicos y de remanufactura electrónica en Colombia.
<https://www.woden.com.co>
- Wolf, W. (2010). *Modern VLSI Design: System-on-Chip* (4th ed.). Addison-Wesley